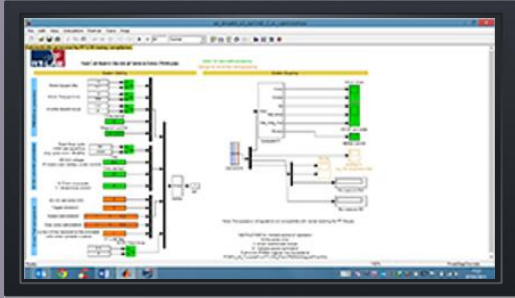


RT-LAB

リアルタイムシミュレーション用ソフトウェア

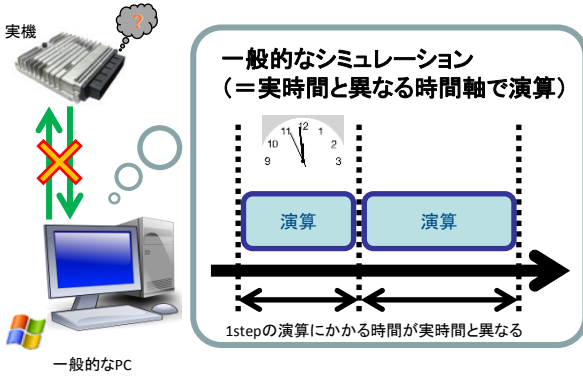


RT-LABは汎用のPCアーキテクチャをベースにしたリアルタイムシミュレーション用ソフトウェアです。

OPAL-RT社が独自に開発した様々な技術により、マルチコアCPUを活用した並列演算やパワーエレクトロニクス向けの専用ソルバなど、最高水準のシミュレーション環境をご利用頂けます。

リアルタイムシミュレーション用ソフトウェア RT-LAB

一般的に、PC上で実行されるシミュレーションは実時間とは同期しておらず、実時間より遅く、あるいは早く演算が行われます。しかし、実時間と異なる時間軸で演算が行われた場合、実機と組み合わせたシミュレーションを行う事はできません。リアルタイムシミュレーション用ソフトウェア「RT-LAB」により、OPAL-RT社が独自に開発した様々な技術を元にMATLAB/Simulinkで作成された様々なアプリケーションモデルが実時間と同じ時間軸で演算できるようになり、実機と連携したシミュレーション環境を構築する事が可能です。



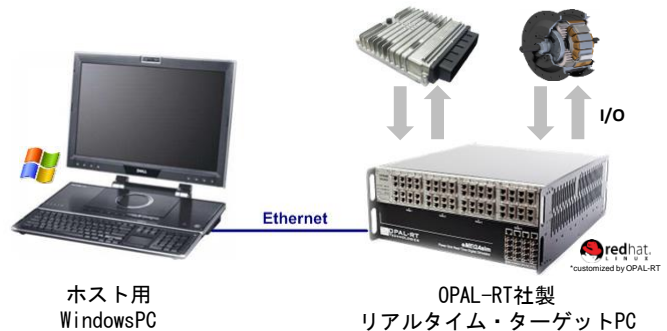
モデル作成～シミュレーションの実行

MATLAB/Simulinkで作成されたモデルから実行形式への変換処理(コンパイル)やシミュレーションの準備、実行等は画面上のボタンのワンクリックで自動的に行われます。シミュレーション実行中の波形等はSimulinkモデルや専用に構築したGUI画面で表示することが可能です。



RT-LABソフトウェアの動作環境

[ホストPC環境]
Windows7, 8.1, 10 (※64bit環境推奨)
MATLAB/Simulink/SimulinkCoder/SimPowerSystems 等



Opal-RT Technologies Inc.

1751 Richardson, Suite 2525
Montreal, Quebec, Canada, H3K 1G6
TEL: 514-935-2323 FAX: 514-935-4994
Email: info@opal-rt.com
URL: <http://www.opal-rt.com/>



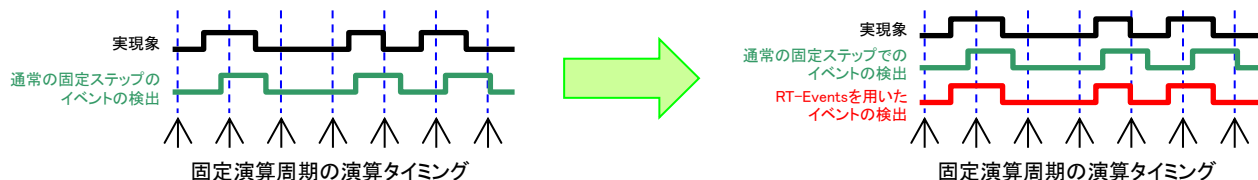
株式会社 NEAT

愛知県名古屋市中種区池下1-11-21
TEL:052-764-3311 FAX:052-764-3632
mail: madoguchi-neat@neat21.co.jp
URL: <http://www.neat21.co.jp>

検索

RT-Events

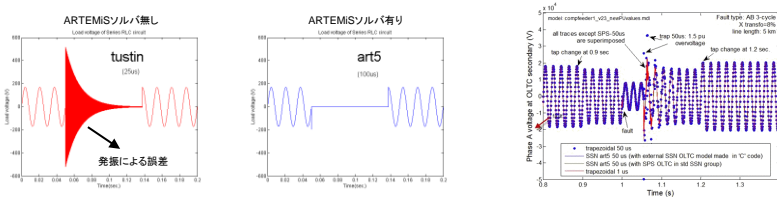
リアルタイムシミュレーションの場合、サンプリングは予め決められた一定間隔で行われますが、PWM信号などのイベント現象は必ずしもサンプリングのタイミングでイベントが発生するとは限りません。イベント現象がサンプリングタイミングの中間で発生した場合、そのイベントは次のサンプリングのタイミングで認識されます。このずれが実際の装置の動きとの誤差となり、シミュレーション結果に悪影響を与えます。RT-EventsはTime Stamping Technique 呼ばれるOPAL-RT社独自のアルゴリズムを用いた時間補正技術です。一定間隔のサンプリング(固定ステップ)の間に発生するイベントの情報を正確に捕まえ、Simulink上で時間情報としてシミュレーション上で扱う事が出来ます。この技術により、数十usecの固定ステップでも時間精度を確保しつつPWMなどのイベント現象を扱ったシミュレーションを実行することが可能になります。



ARTEMiS

電力システムのシステムモデルなどをSimulink上で扱う場合、SimPowerSystemsブロックセットを用いる事により、数式化をすることなく回路図のイメージでモデル化することが可能です。SimPowerSystemsブロックセットを用いる場合、精度の高いシミュレーション結果を得るためには可変ステップでシミュレーションを実行する必要がありますが、リアルタイムシミュレーションの場合は固定ステップでなければならないため、従来はリアルタイムシミュレーションへの適用は困難とされてきました。

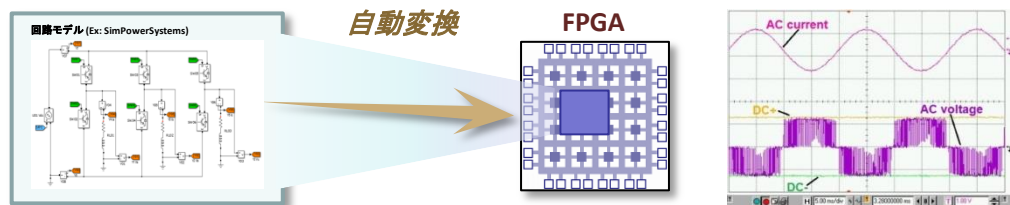
OPAL-RT社が開発したARTEMiSソルバを用いる事により、固定ステップでも精度を確保しつつシミュレーションを実行することが可能になります。



eFPGAAsim (eHS)

eHSは、プログラミングや数式化の手間を必要とせず、グラフィカルな回路エディタで作成した電気、パワー系の回路モデルを高速なFPGA上でシミュレーションが行えるようにするための、OPAL-RT社独自の革命的なソルバです。

従来、HILSで使用されるインバータやコンバータモデル内部の回路構成を変更する場合、お客様より対象となる回路情報をご提供頂き、それを元にOPAL-RT社内で個別に開発を行っておりましたが、開発に要するリードタイムやコストの発生だけでなく、後で変更する事も容易ではない...といった制約がございましたが、eHSを用いる事でいつでも任意の回路構成でシミュレーションが実行できるようになりました。



RT-XSG

通常、アプリケーションモデルをCPU上で実行する場合は数十usec台で実行する事になりますが、高速に回転するモータやインバータ等の変換器のシステムをシミュレーションする際は、精度を保つため数百nsec台の演算周期が求められます。

実際にはCPU上で数usec以下の演算周期を実現する事は非常に困難なため、FPGAチップ上でのシミュレーションの実行が効果的ですが、従来はVHDLなどによるプログラミングの技術が必要とされてきました。

Xilinx社のVivado System GeneratorとRT-XSGを組み合わせる事により、FPGA上で動作するHILS向けのアプリケーションをモデルベースでの開発が可能になります。

