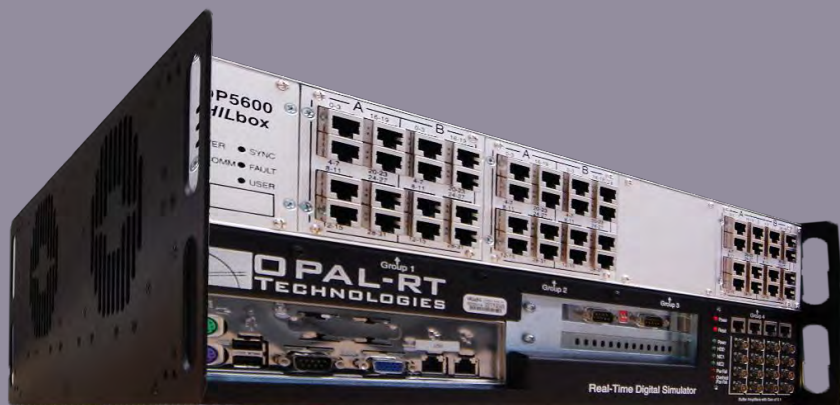
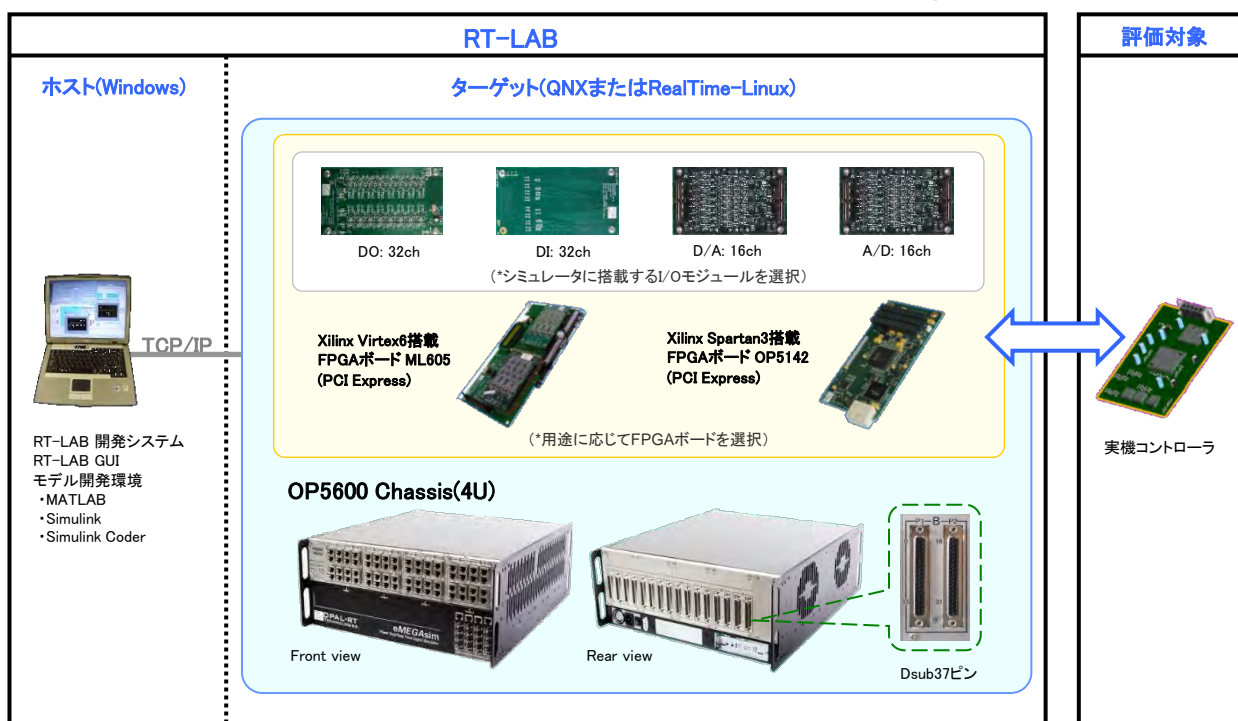


# RT-LAB用 リアルタイムシミュレーション・ターゲット

最大12コアのマルチコアCPU環境や  
高速FPGAの搭載に対応した、  
新世代のリアルタイムシミュレーション用  
プラットフォームです。



## RT-LAB リアルタイムシミュレーションの基本構成



## 最新型リアルタイムシミュレーション・ターゲット OP5600

- 最新のCPUを用いて、安価で高速な シミュレーション環境を実現  
(※最大6コアx2プロセッサ)
- FPGA上でのモデルの実行に対応  
(※対応するFPGAでは、浮動小数点を用いたモデルも利用可能)
- 専用のモニタリング端子より、I/O側の配線を変える事なく  
モニタリング可能
- I/O拡張ユニットを増設することにより、多数のI/Oを用いる  
試験にも対応可能
- 4Uサイズ(406 x 432 x 178mm)の筐体に最大256chの  
I/Oモジュールを搭載可能



\*本カタログに記載されている製品等の名称は、それぞれの所有者の商標または登録商標です。

**Opal-RT Technologies Inc.**

1751 Richardson, Suite 2525  
Montreal, Quebec, Canada, H3K 1G6  
TEL: 514-935-2323 FAX: 514-935-4994  
Email: info@opal-rt.com  
URL: <http://www.opal-rt.com/>



**株式会社 NEAT**

愛知県名古屋市千種区池下1-11-21  
TEL: 052-764-3311 FAX: 052-764-3632  
mail: madoguchi-neat@neat21.co.jp  
URL: <http://www.neat21.co.jp>

検索



NEAT

# RT-LAB用 高速I/Oモジュール OP5000シリーズ

OPAL-RT TECHNOLOGIES

FROM IMAGINATION... TO REAL-TIME



## Digital I/O

### Digital INモジュール OP5353

- ・32chのDINモジュール
- ・フォトカプラにて絶縁
- ・入力レンジ: 4~100Vdc



### Digital OUTモジュール OP5354

- ・32chのDOOUTモジュール
- ・フォトカプラにて絶縁
- ・出力レンジ: 4~36Vdc



## Analog I/O

### Analog INモジュール OP5340

- ・16chのAnalog INモジュール
- ・分解能: 16bit
- ・入力レンジ: -20~+20Vdc



### Analog OUTモジュール OP5330

- ・16chのAnalog Outモジュール
- ・分解能: 16bit
- ・出力レンジ: -16~+16Vdc



## FPGA Board

### Spartan3搭載FPGAボード OP5142



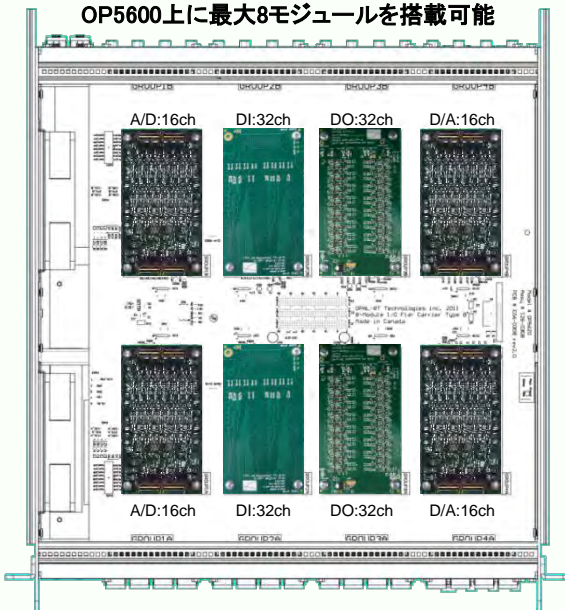
- ・Xilinx Spartan3 (100MHz)
- ・PCI Express経由でCPUと通信可能
- ・最大256chのI/Oラインが使用可能
- ・RT-LAB XSG対応
- ・教科書モータモデルを実行可能

### Virtex6搭載FPGAボード ML605



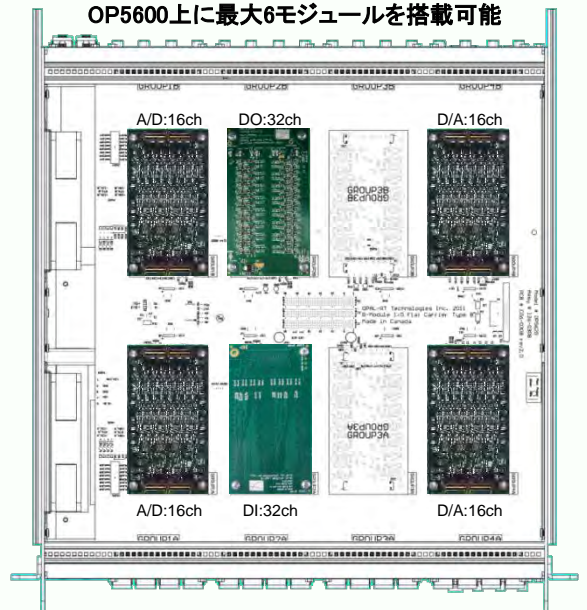
- ・Xilinx Virtex6 (200MHz)
- ・PCI Express経由でCPUと通信可能
- ・最大192chのI/Oラインが使用可能
- ・RT-LAB XSG, 浮動小数点演算対応
- ・JMAG対応モータモデルを実行可能

### OP5600上に最大8モジュールを搭載可能



(\*搭載例)

### OP5600上に最大6モジュールを搭載可能



(\*搭載例)

※各ボードの詳細につきましては、弊社までお問い合わせ下さい。